

Docket No.: 60188-659

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of	:	Customer Number: 20277
	:	
Kazuyuki INOKUMA, et al.	:	Confirmation Number:
	:	
Serial No.:	:	Group Art Unit:
	:	
Filed: September 26, 2003	:	Examiner: Unknown
	:	
For:		AMPLIFIED SOLID-STATE IMAGE PICKUP DEVICE AND IMAGE PICKUP SYSTEM USING THE SAME

**CLAIM OF PRIORITY AND
TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT**

Mail Stop CPD
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

In accordance with the provisions of 35 U.S.C. 119, Applicants hereby claim the priority of:

Japanese Patent Application No. 2002-318720, filed October 31, 2002

cited in the Declaration of the present application. A certified copy is submitted herewith.

Respectfully submitted,

MCDERMOTT, WILL & EMERY


Michael E. Fogarty
Registration No. 36,139

600 13th Street, N.W.
Washington, DC 20005-3096
(202) 756-8000 MEF:tlb
Facsimile: (202) 756-8087
Date: September 26, 2003

60188-659
INOKUMA et al.
September 26, 2003

日 本 国 特 許 庁

JAPAN PATENT OFFICE

McDermott, Will & Emery

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年10月31日

出 願 番 号

Application Number:

特願2002-318720

[ST.10/C]:

[JP2002-318720]

出 願 人

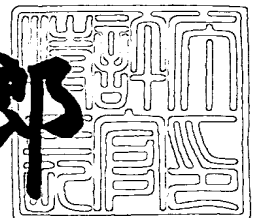
Applicant(s):

松下電器産業株式会社

2003年 6月20日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3048717

【書類名】 特許願

【整理番号】 5038040106

【提出日】 平成14年10月31日

【あて先】 特許庁長官 殿

【国際特許分類】 H04N 5/335

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 猪熊 一行

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 藤井 俊哉

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100077931

【弁理士】

【氏名又は名称】 前田 弘

【選任した代理人】

【識別番号】 100094134

【弁理士】

【氏名又は名称】 小山 廣毅

【選任した代理人】

【識別番号】 100110939

【弁理士】

【氏名又は名称】 竹内 宏

【選任した代理人】

【識別番号】 100110940

【弁理士】

【氏名又は名称】 嶋田 高久

【選任した代理人】

【識別番号】 100113262

【弁理士】

【氏名又は名称】 竹内 祐二

【選任した代理人】

【識別番号】 100115059

【弁理士】

【氏名又は名称】 今江 克実

【選任した代理人】

【識別番号】 100115510

【弁理士】

【氏名又は名称】 手島 勝

【選任した代理人】

【識別番号】 100115691

【弁理士】

【氏名又は名称】 藤田 篤史

【手数料の表示】

【予納台帳番号】 014409

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0006010

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 増幅型固体撮像装置及びそれを用いた撮像システム

【特許請求の範囲】

【請求項 1】 各々入射光を電荷に変換するための光電変換素子と、該変換により発生した電荷の量に応じた信号電圧を供給するためのアンプとを有する複数の画素を備えた増幅型固体撮像装置であって、

前記複数の画素からなる撮像領域は複数のブロックに分割され、

前記複数のブロックに対応して設けられた複数の出力アンプと、

通常モードにおいて前記複数の画素のうちの異なる画素の信号電圧を前記複数の出力アンプの各々へ供給し、かつ補正モードにおいて前記複数の画素のうちの同一画素の信号電圧を前記複数の出力アンプの各々へ供給するための信号電圧供給手段とを更に備えたことを特徴とする増幅型固体撮像装置。

【請求項 2】 請求項 1 記載の増幅型固体撮像装置において、

前記複数の画素は各々増幅型 MOS イメージセンサからなることを特徴とする増幅型固体撮像装置。

【請求項 3】 請求項 1 記載の増幅型固体撮像装置において、

前記複数の画素は 2 次元の行列状に配列され、

前記信号電圧供給手段は、

各々前記複数の画素のうち対応する列に属する画素の信号電圧を伝達するための複数の垂直信号線と、

前記複数の画素のうち水平 1 ラインに属する各画素の信号電圧が前記複数の垂直信号線上にそれぞれ供給されるように前記水平 1 ラインに属する各画素を選択するための垂直選択回路と、

各々前記複数の垂直信号線のうち対応する垂直信号線上に供給された信号電圧を一時記憶するための複数の記憶セルを有するラインメモリと、

各々前記複数の出力アンプのうち対応する出力アンプへ供給すべき信号電圧を伝達するための複数の水平信号線と、

前記ラインメモリに一時記憶された信号電圧の中から前記複数の水平信号線の各々へ供給すべき信号電圧を選択するための水平選択回路とを備えたことを特徴

とする増幅型固体撮像装置。

【請求項 4】 請求項 3 記載の増幅型固体撮像装置において、

前記複数の垂直信号線のうち互いに隣接する垂直信号線からそれぞれ信号電圧の供給を受ける記憶セルは互いに異なる水平信号線に接続され、

前記信号電圧供給手段は、前記補正モードにおいて前記複数の水平信号線を互いに連結するためのスイッチを更に備えたことを特徴とする増幅型固体撮像装置

。

【請求項 5】 請求項 3 記載の増幅型固体撮像装置において、

前記複数の水平信号線のうちのある水平信号線に共通接続された記憶セルは互いに隣接する垂直信号線からそれぞれ信号電圧の供給を受けるように構成され、

前記信号電圧供給手段は、前記補正モードにおいて前記複数のブロックのうちのあるブロック用の特定の垂直信号線上の信号電圧を前記複数の記憶セルのうち他のブロック用の特定の記憶セルへ導くためのスイッチを更に備えたことを特徴とする増幅型固体撮像装置。

【請求項 6】 請求項 3 記載の増幅型固体撮像装置において、

前記複数の水平信号線のうちのある水平信号線に共通接続された記憶セルは互いに隣接する垂直信号線からそれぞれ信号電圧の供給を受けるように構成され、

前記ラインメモリは、前記複数のブロックのうちのあるブロック用の特定の垂直信号線上の信号電圧を一時記憶し、かつ該一時記憶した信号電圧を前記複数の水平信号線のうち他のブロック用の特定の水平信号線へ供給するための付加セルを更に有することを特徴とする増幅型固体撮像装置。

【請求項 7】 請求項 3 記載の増幅型固体撮像装置において、

前記複数の水平信号線のうちのある水平信号線に共通接続された記憶セルは互いに隣接する垂直信号線からそれぞれ信号電圧の供給を受けるように構成され、

前記信号電圧供給手段は、前記補正モードにおいて前記複数の水平信号線を互いに連結するためのスイッチを更に備えたことを特徴とする増幅型固体撮像装置

。

【請求項 8】 請求項 1 ～ 7 のいずれか 1 項に記載の増幅型固体撮像装置と

、前記複数の出力アンプの出力における階調レベルのばらつきを補正するための

レベル補正回路とを備えた撮像システムであって、

前記レベル補正回路は、

前記補正モードにおける前記複数の出力アンプの各々の出力に基づく階調データを用いて、階調別の画素数に関する累積ヒストグラムを各ブロック別に生成するための累積ヒストグラム生成部と、

前記累積ヒストグラム生成部により生成された各ブロック別の累積ヒストグラムの差異を低減するように、前記複数のブロックのうち補正対象ブロックに係る補正前後の階調の対応関係を表すテーブルを生成するための階調変換テーブル生成部と、

前記生成されたテーブルを用いて、前記複数の出力アンプの出力のうち前記補正対象ブロックに係る出力を階調別に非線形補正するための階調変換部とを有することを特徴とする撮像システム。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、増幅型固体撮像装置及びそれを用いた撮像システムに関するものである。

【 0 0 0 2 】

【従来の技術】

各々 A M I (Amplified MOS Imager) と呼ばれる増幅型 M O S イメージセンサからなる複数の画素を備えた固体撮像装置が知られている。各画素は、入射光を電荷に変換するためのフォトダイオードと、該変換により発生した電荷の量に応じた信号電圧を供給するためのソースフォロアトランジスタとを有するものである。

【 0 0 0 3 】

ある従来技術によれば、M O S イメージセンサの撮像領域を複数のブロックに分割し、選択された少なくとも 1 つのブロック中の画素のみを繰り返し走査することで高フレームレートを実現する（特許文献 1 参照）。

【 0 0 0 4 】

【特許文献 1】

特開平 4 - 2 7 7 9 8 6 号公報

【0 0 0 5】

【発明が解決しようとする課題】

デジタルスチルカメラ、デジタルビデオカメラ等の撮像システムにおいて、高精細画像の高速連写や動画撮像の要求が高まっている。

【0 0 0 6】

増幅型固体撮像装置を用いた撮像システムにおいて画素数の多い画像を高速に撮像するためには、撮像領域を複数のブロックに分割し、これらのブロックに対応して複数の出力アンプを設ければよい。ところが、このような並列出力形式の増幅型固体撮像装置では出力アンプの特性ばらつきが不可避免的に生じるため、アンプ出力における階調レベルのばらつきを補正する必要がある。しかも、非線形のレベル補正が必要である。

【0 0 0 7】

本発明の目的は、レベル補正に適したアンプ出力が得られる並列出力形式の増幅型固体撮像装置と、それを用いた撮像システムとを提供することにある。

【0 0 0 8】

【課題を解決するための手段】

上記目的を達成するため、本発明は、並列出力形式の増幅型固体撮像装置において、通常モードでは複数の画素のうちの異なる画素の信号電圧を複数の出力アンプの各々へ供給し、かつ補正モードでは複数の画素のうちの同一画素の信号電圧を複数の出力アンプの各々へ供給することとしたものである。これにより、通常モードで高速撮像を実現できるだけでなく、補正モードでは同一画素に由来する同一の信号電圧を異なる出力アンプから出力させることができ、アンプ出力のレベル補正が可能となる。

【0 0 0 9】

【発明の実施の形態】

以下、本発明の実施の形態について図面を用いて説明する。

【0 0 1 0】

図 1 は、本発明に係る増幅型固体撮像装置の構成例を示している。図 1 の増幅型固体撮像装置 1 が備える撮像領域 1 0 には、各々 AMI (Amplified MOS Imager) と呼ばれる増幅型 MOS イメージセンサからなる複数の画素 (PIX) 1 1 が 2 次元の行列状に配列されている。ここでは説明の便宜上、画素 1 1 の数が 2×6 であるものとする。

【 0 0 1 1 】

この増幅型固体撮像装置 1 は、6 本の垂直信号線 1 2 と、垂直選択回路 1 5 と、6 個の記憶セル (MC) 2 1 を有するラインメモリ 2 0 と、第 1 及び第 2 の水平信号線 2 2, 2 3 と、スイッチ 2 4 と、水平選択回路 2 8 と、第 1 及び第 2 の出力アンプ 3 0 a, 3 0 b とを更に備えている。垂直選択回路 1 5 は、1 2 個の画素 1 1 のうち水平 1 ラインに属する 6 個の画素の信号電圧が 6 本の垂直信号線 1 2 上にそれぞれ供給されるように水平 1 ラインに属する各画素を選択するための回路である。RT はリセット信号、RS は行選択信号である。6 本の垂直信号線 1 2 は、各々対応する列に属する画素 1 1 の信号電圧をラインメモリ 2 0 へ伝達するための信号線である。ラインメモリ 2 0 を構成する 6 個の記憶セル 2 1 は、各々 6 本の垂直信号線 1 2 のうち対応する垂直信号線上に供給された信号電圧を一時記憶するためのセルである。CL はクランプパルスである。第 1 の水平信号線 2 2 は、第 1 の出力アンプ 3 0 a へ供給すべき信号電圧を伝達するための信号線であって、ラインメモリ 2 0 中の左から数えて奇数番目の記憶セル 2 1 に接続されている。第 2 の水平信号線 2 3 は、第 2 の出力アンプ 3 0 b へ供給すべき信号電圧を伝達するための信号線であって、ラインメモリ 2 0 中の偶数番目の記憶セル 2 1 に接続されている。つまり、6 本の垂直信号線 1 2 のうち互いに隣接する垂直信号線からそれぞれ信号電圧の供給を受ける記憶セル 2 1 は、互いに異なる水平信号線 2 2, 2 3 に接続されている。水平選択回路 2 8 は、ラインメモリ 2 0 に一時記憶された信号電圧の中から第 1 及び第 2 の水平信号線 2 2, 2 3 の各々へ供給すべき信号電圧を選択するための回路である。スイッチ 2 4 は、補正モードにおいて第 1 及び第 2 の水平信号線 2 2, 2 3 を互いに連結する。CS は列選択信号、SW はスイッチ制御信号、Va は第 1 の出力アンプ 3 0 a の出力電圧、Vb は第 2 の出力アンプ 3 0 b の出力電圧である。

【 0 0 1 2 】

図 1 中の撮像領域 1 0 は、奇数番目の 3 列からなる第 1 のブロック（以下、ブロック A という。）と、偶数番目の 3 列からなる第 2 のブロック（以下、ブロック B という。）とに分割されていることになる。第 1 の水平信号線 2 2 及び第 1 の出力アンプ 3 0 a はブロック A 用であり、第 2 の水平信号線 2 3 及び第 2 の出力アンプ 3 0 b はブロック B 用である。

【 0 0 1 3 】

図 2 は、図 1 中の 1 つの画素 1 1 の詳細構成を示している。図 2 において、4 1 はフォトダイオード、4 2 はソースフォロアトランジスタ、4 3 は選択トランジスタ、4 4 はリセットトランジスタである。フォトダイオード 4 1 は、入射光を電荷に変換するための光電変換素子である。ソースフォロアトランジスタ 4 2 は、光電変換により発生した電荷の量に応じた信号電圧を垂直信号線 1 2 へ供給するためのアンプである。選択トランジスタ 4 3 は行選択信号 R S を、リセットトランジスタ 4 4 はリセット信号 R T をそれぞれ垂直選択回路 1 5 から受け取るようになっている。

【 0 0 1 4 】

図 3 は、図 1 中の 1 つの記憶セル 2 1 の詳細構成を示している。図 3 において、5 0 はノイズリダクション部、5 1 はメモリ用キャパシタ、5 2 は選択トランジスタである。ノイズリダクション部 5 0 は、キャパシタ 5 3 と、クランプトランジスタ 5 4 とを有する。メモリ用キャパシタ 5 1 は、キャパシタ 5 3 を介して垂直信号線 1 2 に接続されている。選択トランジスタ 5 2 は水平選択回路 2 8 から列選択信号 C S を、クランプトランジスタ 5 4 は垂直選択回路 1 5 からクランプパルス C L をそれぞれ受け取るようになっている。ノイズリダクション部 5 0 では、画素 1 1 におけるリセット信号 R T のアサート直後の信号電圧（黒レベル）を選択して出力すると同時に、クランプトランジスタ 5 4 をオンして黒レベルを電源電圧にクランプする。これにより、画素 1 1 中のソースフォロアトランジスタ 4 2 のばらつきによる黒レベル変動を抑える。なお、画素 1 1 中のフォトダイオード 4 1 に電荷が蓄積されると、ソースフォロアトランジスタ 4 2 のゲート電圧は下がる。

【 0 0 1 5 】

さて、図 1 の構成によれば、垂直選択回路 1 5 により水平 1 ラインに属する 6 個の画素 1 1 が同時に選択される結果、これらの画素 1 1 の信号電圧が 6 本の垂直信号線 1 2 上にそれぞれ供給される。ラインメモリ 2 0 は、6 本の垂直信号線 1 2 上の信号電圧をそれぞれ一時記憶する。露光時間は、フォトダイオード 4 1 がリセットされた時刻から、垂直選択回路 1 5 により画素 1 1 が選択されてラインメモリ 2 0 に信号電圧が記憶された時刻までである。つまり、1 ラインに属する各画素 1 1 の露光時間が全て同じ時間となる。

【 0 0 1 6 】

通常モードではスイッチ 2 4 が開かれて、ラインメモリ 2 0 に一時記憶された各画素 1 1 の信号電圧が水平選択回路 2 8 により順次選択される。この際、ラインメモリ 2 0 中の左から数えて例えば 1 番目と 2 番目の記憶セル 2 1 が同時に選択される結果、水平方向に互いに隣接する 2 個の画素 1 1 の信号電圧が第 1 及び第 2 の出力アンプ 3 0 a, 3 0 b へそれぞれ供給され、これらの出力アンプ 3 0 a, 3 0 b から並列に出力電圧 V_a , V_b が得られる。一方、補正モードではスイッチ 2 4 が閉じられて、同一画素の信号電圧が第 1 及び第 2 の出力アンプ 3 0 a, 3 0 b の各々へ供給される。この際の出力電圧 V_a , V_b が両出力アンプ 3 0 a, 3 0 b の特性ばらつきを表す。なお、撮像領域 1 0 中の 1 2 個の画素 1 1 のいずれもが補正用の信号電圧を供給することができる。

【 0 0 1 7 】

図 4 は、図 1 の増幅型固体撮像装置 1 を用いた撮像システムの構成例を示している。図 4 において、2 a 及び 2 b は第 1 及び第 2 の A/D 変換器、3 はレベル補正回路、4 は処理回路である。第 1 の A/D 変換器 2 a は、第 1 の出力アンプ 3 0 a の出力電圧 V_a を第 1 の階調データ（デジタル値） D_a に変換する。第 2 の A/D 変換器 2 b は、第 2 の出力アンプ 3 0 b の出力電圧 V_b を第 2 の階調データ D_b に変換する。レベル補正回路 3 は、補正モードにおける両階調データ D_a , D_b を用いて両出力電圧 V_a , V_b における階調レベルのばらつきを補正するための回路である。処理回路 4 は、補正された階調データ X_a , X_b を用いて輝度信号及び色信号を表す画像データ X を生成するための回路であって、処理用

のメモリを内蔵している。通常モードにおいて水平方向に互いに隣接する 2 個の画素 1 1 の出力が増幅型固体撮像装置 1 から同時に得られるので、当該 2 画素出力の加算平均等を実行する処理回路 4 の構成が簡略化される。

【 0 0 1 8 】

図 5 は、図 4 中のレベル補正回路 3 の詳細構成を示している。図 5 において、6 1 は累積ヒストグラム生成部、6 2 は階調変換テーブル生成部、6 3 は階調変換部である。累積ヒストグラム生成部 6 1 は、補正モードにおける第 1 及び第 2 の階調データ D_a 、 D_b を用いて、階調別の画素数に関する累積ヒストグラムを撮像領域 1 0 の各ブロック別に生成する。階調変換テーブル生成部 6 2 は、累積ヒストグラム生成部 6 1 により生成された各ブロック別の累積ヒストグラムの差異を低減するように、補正対象ブロックに係る補正前後の階調の対応関係を表すテーブルを生成する。ここでは、第 1 の階調データ D_a に係るブロック A が補正対象ブロックであるものとして説明する。階調変換部 6 3 は、階調変換テーブル生成部 6 2 により生成されたテーブルを用いて、通常モードにおける補正対象ブロックの階調データ D_a を階調別に非線形補正する。 X_a は、補正された階調データである。

【 0 0 1 9 】

図 6 は、図 5 のレベル補正回路 3 において生成される累積ヒストグラムの例を示している。累積ヒストグラムとは階調別の画素数を低輝度側から累積して作成したものであり、単調増加する特徴を持つ。階調レベルは例えば 2 5 6 段階である。図 6 中のブロック A 及び B の累積ヒストグラム曲線は、出力アンプ 3 0 a、3 0 b の特性ばらつきに起因した若干の差異を示している。そこで、補正対象のブロック A の曲線が基準ブロック B の曲線と一致するように、ブロック A に係る補正前後の階調の対応関係を表す階調変換テーブルを生成する。このテーブルを用いることで、非線形補正が達成される。

【 0 0 2 0 】

さて、図 7 は、本発明に係る増幅型固体撮像装置の他の構成例を示している。図 7 の増幅型固体撮像装置 1 a の撮像領域は、左領域（ブロック A）1 0 a と、右領域（ブロック B）1 0 b とに二分されている。第 1 の水平信号線 2 2 は、各

々ブロック A の互いに隣接した 3 本の垂直信号線 1 2 上の信号電圧を一時記憶するための 3 個の記憶セル 2 1 に共通接続されている。第 2 の水平信号線 2 3 は、各々ブロック B の互いに隣接した 3 本の垂直信号線 1 2 上の信号電圧を一時記憶するための 3 個の記憶セル 2 1 に共通接続されている。つまり、第 1 及び第 2 の水平信号線 2 2, 2 3 のうちのある水平信号線に共通接続された記憶セル 2 1 は、互いに隣接する垂直信号線 1 2 からそれぞれ信号電圧の供給を受けるように構成されている。更に、撮像領域 1 0 a, 1 0 b とラインメモリ 2 0 との間にスイッチ 2 5 が設けられている。このスイッチ 2 5 は、通常モードにおいてブロック B 用の 3 本の垂直信号線 1 2 のうちの左端の垂直信号線上の信号電圧を、これに対応するブロック B 用の 3 個の記憶セル 2 1 のうちの左端の記憶セルへ導くとともに、補正モードにおいてブロック A 用の 3 本の垂直信号線 1 2 のうちの右端の垂直信号線上の信号電圧を同記憶セルへ導くものである。すなわち、補正モードではブロック A 中の同一画素の信号電圧が 2 個の記憶セル 2 1 に同時に一時記憶されるようになっている。

【 0 0 2 1 】

図 7 の構成によれば、通常モードではスイッチ 2 5 がブロック B 側に切り換えられて、ラインメモリ 2 0 に一時記憶された各画素 1 1 の信号電圧が水平選択回路 2 8 により順次選択される。この際、ラインメモリ 2 0 中の左から数えて例えば 1 番目と 4 番目の記憶セル 2 1 が同時に選択される結果、水平方向に互いに離れた 2 個の画素 1 1 の信号電圧が第 1 及び第 2 の出力アンプ 3 0 a, 3 0 b へそれぞれ供給され、これらの出力アンプ 3 0 a, 3 0 b から並列に出力電圧 V a, V b が得られる。一方、補正モードではスイッチ 2 5 がブロック A 側に切り換えられて、ブロック A の右端の列に属する同一画素の信号電圧が第 1 及び第 2 の出力アンプ 3 0 a, 3 0 b の各々へ供給される。この際の出力電圧 V a, V b が両出力アンプ 3 0 a, 3 0 b の特性ばらつきを表す。

【 0 0 2 2 】

図 8 は、本発明に係る増幅型固体撮像装置の更に他の構成例を示している。撮像領域の分割態様は図 7 と同様である。図 8 の増幅型固体撮像装置 1 b では、ラインメモリ 2 0 a が 7 個の記憶セル 2 1 を有する。このうちの 1 個の記憶セル 2

1 は、ブロック A 用の 3 本の垂直信号線 1 2 のうちの右端の垂直信号線上の信号電圧を他の 6 個の記憶セルと同じタイミングで一時記憶し、かつ該一時記憶した信号電圧をブロック B 用の第 2 の水平信号線 2 3 へ供給するための付加セルである。

【 0 0 2 3 】

図 8 の構成によれば、通常モードではラインメモリ 2 0 a 中の 6 個の記憶セル 2 1 が水平選択回路 2 8 により 2 個ずつ順次選択される。一方、補正モードでは、ブロック A 用の 3 個の記憶セル 2 1 のうちの右端の記憶セルと、付加セルとが同時に選択されて、ブロック A の右端の列に属する同一画素の信号電圧が第 1 及び第 2 の出力アンプ 3 0 a, 3 0 b の各々へ供給される。この際の実出力電圧 V_a , V_b が両出力アンプ 3 0 a, 3 0 b の特性ばらつきを表す。なお、補正モードでも通常モードと同じ順序で電圧 V_a 及び V_b を出力した後に、付加セルに一時記憶された信号電圧に基づく電圧 V_b を出力することも可能である。したがって、温度変化等に起因したアンプ特性の経時変化に任意のタイミングで対応することができる。

【 0 0 2 4 】

図 9 は、本発明に係る増幅型固体撮像装置の更に他の構成例を示している。撮像領域の分割態様は図 7 及び図 8 と同様である。図 9 の増幅型固体撮像装置 1 c は、補正モードにおいて第 1 及び第 2 の水平信号線 2 2, 2 3 を互いに連結するためのスイッチ 2 6 を備えている。

【 0 0 2 5 】

通常モードではスイッチ 2 6 が開かれて、ラインメモリ 2 0 中の 6 個の記憶セル 2 1 が水平選択回路 2 8 により 2 個ずつ順次選択される。一方、補正モードではスイッチ 2 6 が閉じられて、同一画素の信号電圧が第 1 及び第 2 の出力アンプ 3 0 a, 3 0 b の各々へ供給される。この際の実出力電圧 V_a , V_b が両出力アンプ 3 0 a, 3 0 b の特性ばらつきを表す。なお、撮像領域 1 0 a, 1 0 b 中の 1 2 個の画素 1 1 のいずれもが補正用の信号電圧を供給することができる。

【 0 0 2 6 】

図 1 0 は、図 7 ～図 9 のうちのいずれかの増幅型固体撮像装置 1 a, 1 b, 1

cを用いた撮像システムの構成例を示している。図10中の処理回路4は、補正された階調データXa, Xbを用いて輝度信号及び色信号を表すブロック別の画像データYa, Ybを生成するための回路であって、各ブロック別の処理用メモリを内蔵している。合成回路5は、ブロック別の画像データYa, Ybを合成することにより1枚の画像に係るデータYを生成するための回路である。その他の構成は図4と同様である。

【0027】

なお、上記増幅型固体撮像装置1, 1a, 1b, 1cの各々において、撮像領域10, 10a, 10bの分割数は3以上でもよい。

【0028】

【発明の効果】

以上説明してきたとおり、本発明によれば、並列出力形式の増幅型固体撮像装置において、通常モードでは複数の画素のうちの異なる画素の信号電圧を複数の出力アンプの各々へ供給し、かつ補正モードでは複数の画素のうちの同一画素の信号電圧を複数の出力アンプの各々へ供給することとしたので、高速撮像を実現できるとともに、レベル補正に適したアンプ出力が得られる。

【図面の簡単な説明】

【図1】

本発明に係る増幅型固体撮像装置の構成例を示すブロック図である。

【図2】

図1中の1つの画素の詳細構成を示す回路図である。

【図3】

図1中の1つの記憶セルの詳細構成を示す回路図である。

【図4】

図1の増幅型固体撮像装置を用いた撮像システムの構成例を示すブロック図である。

【図5】

図4中のレベル補正回路の詳細構成を示すブロック図である。

【図6】

図 5 のレベル補正回路において生成される累積ヒストグラムの例を示す説明図である。

【図 7】

本発明に係る増幅型固体撮像装置の他の構成例を示すブロック図である。

【図 8】

本発明に係る増幅型固体撮像装置の更に他の構成例を示すブロック図である。

【図 9】

本発明に係る増幅型固体撮像装置の更に他の構成例を示すブロック図である。

【図 1 0】

図 7 ～図 9 のうちのいずれかの増幅型固体撮像装置を用いた撮像システムの構成例を示すブロック図である。

【符号の説明】

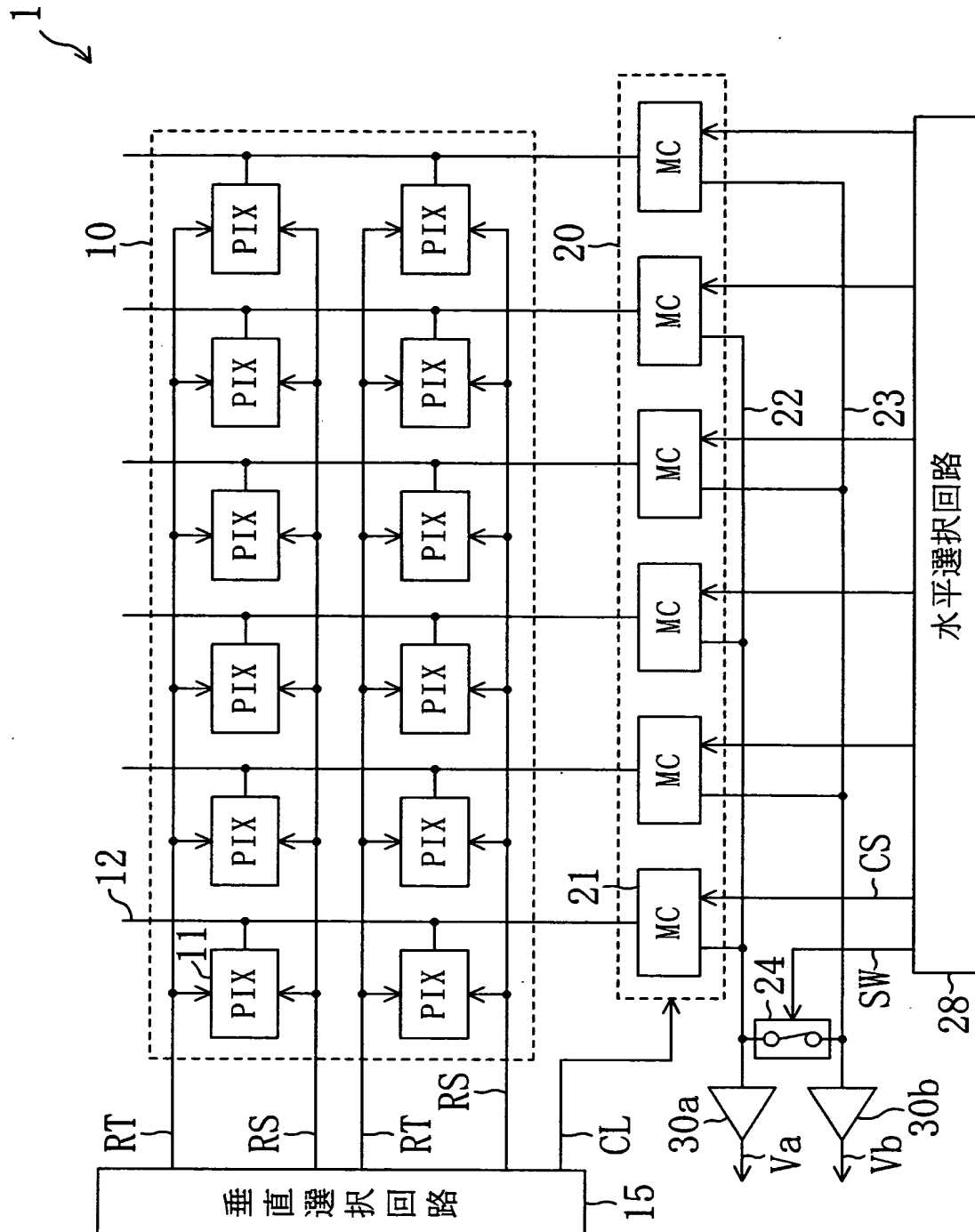
- 1, 1 a, 1 b, 1 c 増幅型固体撮像装置
- 2 a, 2 b A/D変換器
- 3 レベル補正回路
- 4 処理回路
- 5 合成回路
- 1 0, 1 0 a, 1 0 b 撮像領域
- 1 1 画素
- 1 2 垂直信号線
- 1 5 垂直選択回路
- 2 0, 2 0 a ラインメモリ
- 2 1 記憶セル
- 2 2, 2 3 水平信号線
- 2 4, 2 5, 2 6 スイッチ
- 2 8 水平選択回路
- 3 0 a, 3 0 b 出力アンプ
- 4 1 フォトダイオード（光電変換素子）
- 4 2 ソースフォロアトランジスタ（アンプ）

- 4 3 選択トランジスタ
- 4 4 リセットトランジスタ
- 5 0 ノイズリダクション部
- 5 1 メモリ用キャパシタ
- 5 2 選択トランジスタ
- 5 3 キャパシタ
- 5 4 クランプトランジスタ
- 6 1 累積ヒストグラム生成部
- 6 2 階調変換テーブル生成部
- 6 3 階調変換部

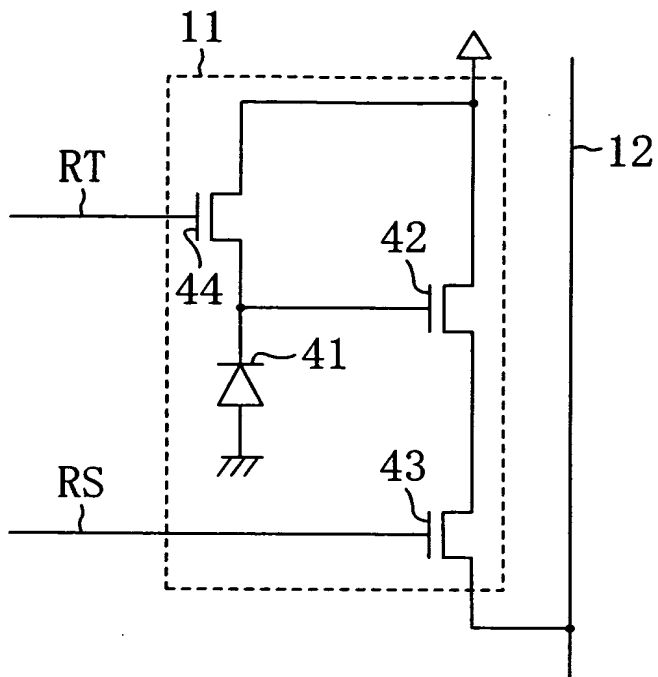
【書類名】

図面

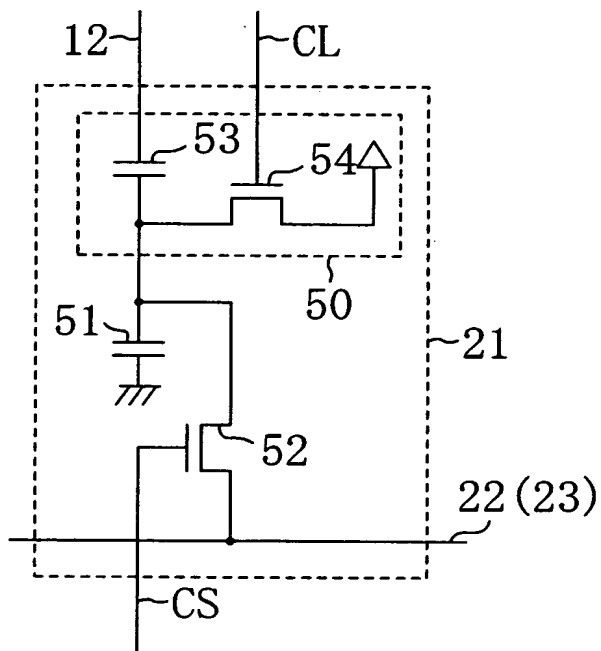
【図 1】



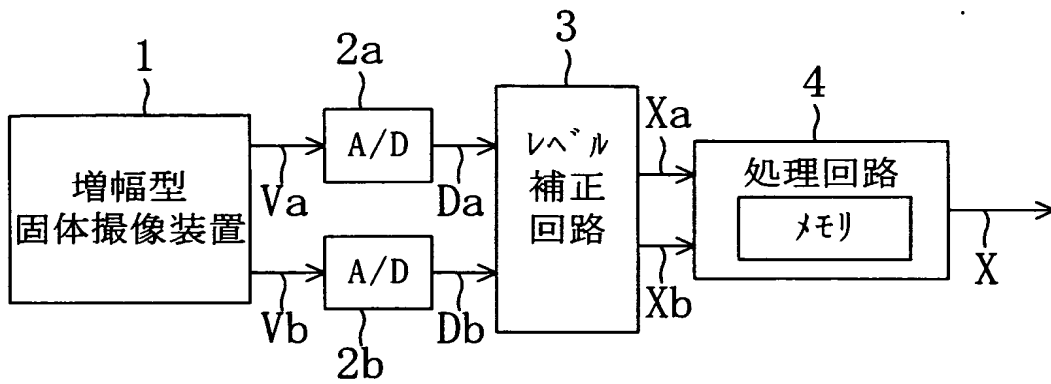
【図 2】



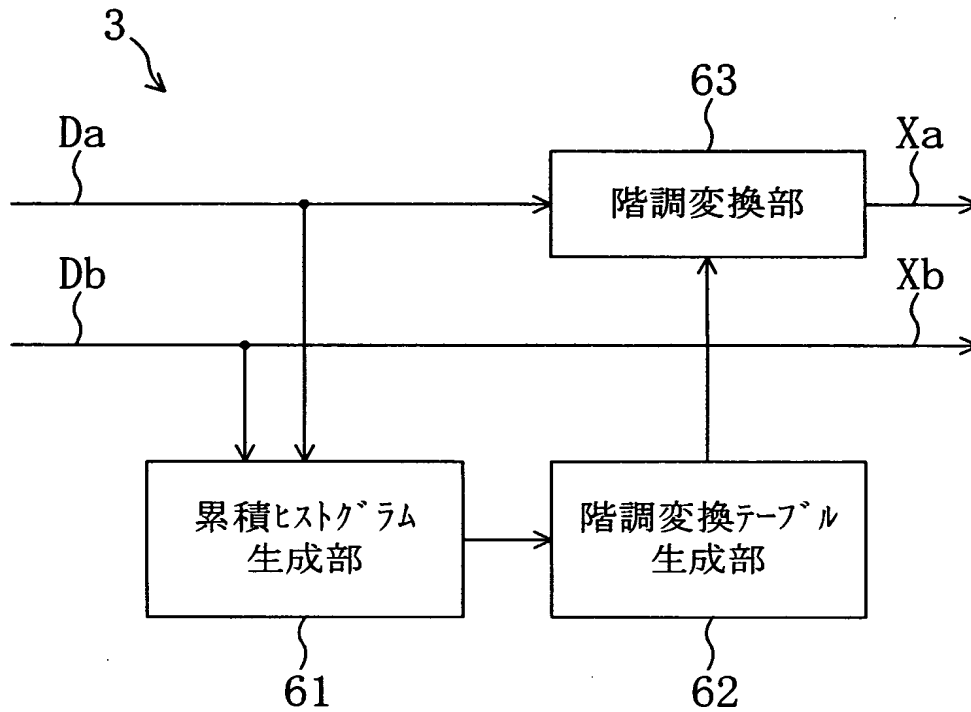
【図 3】



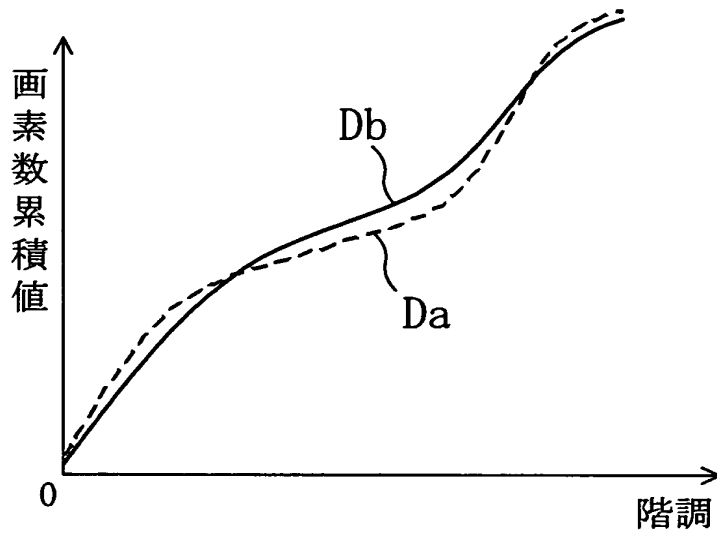
【図 4】



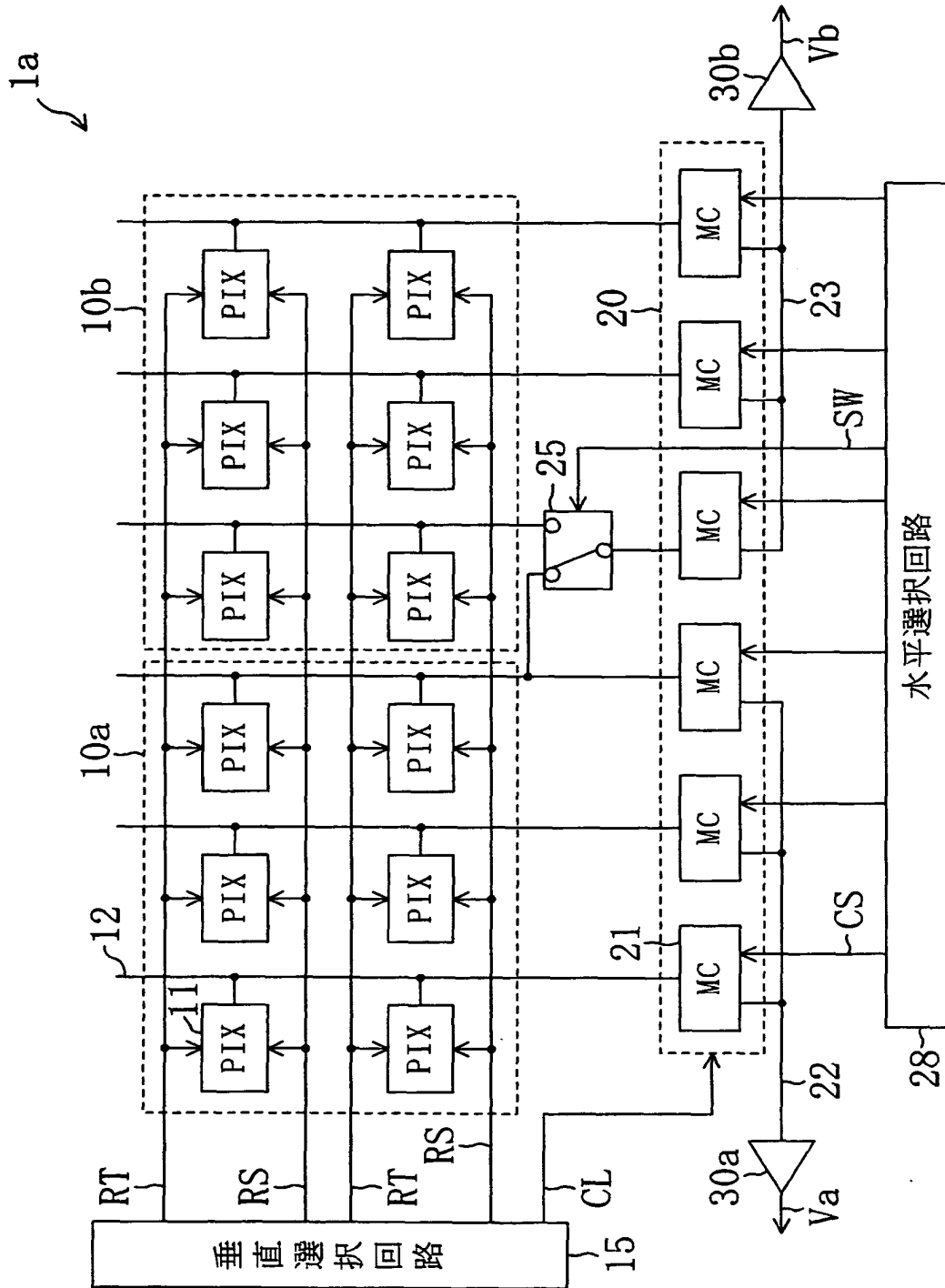
【図 5】



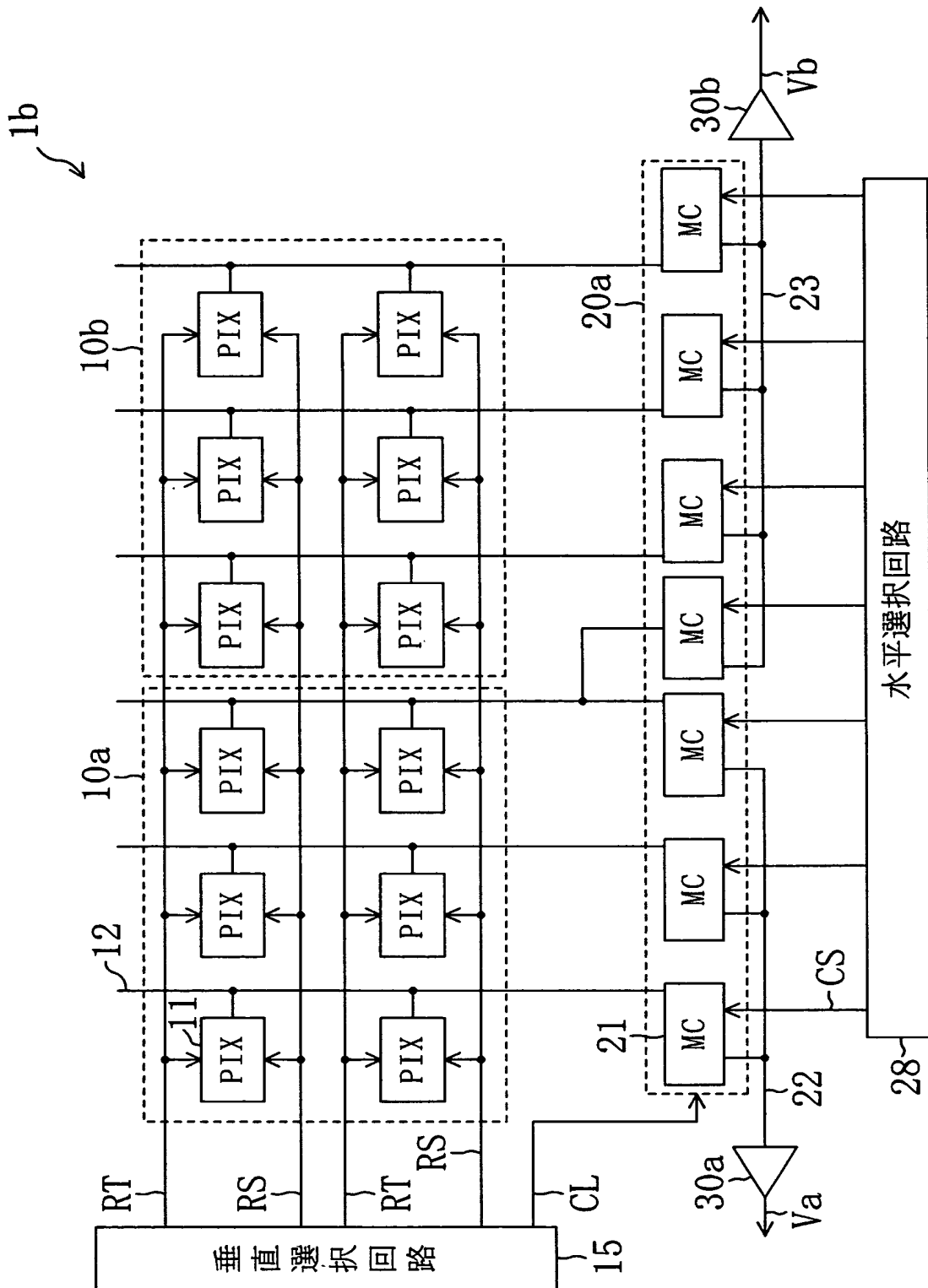
【図 6】



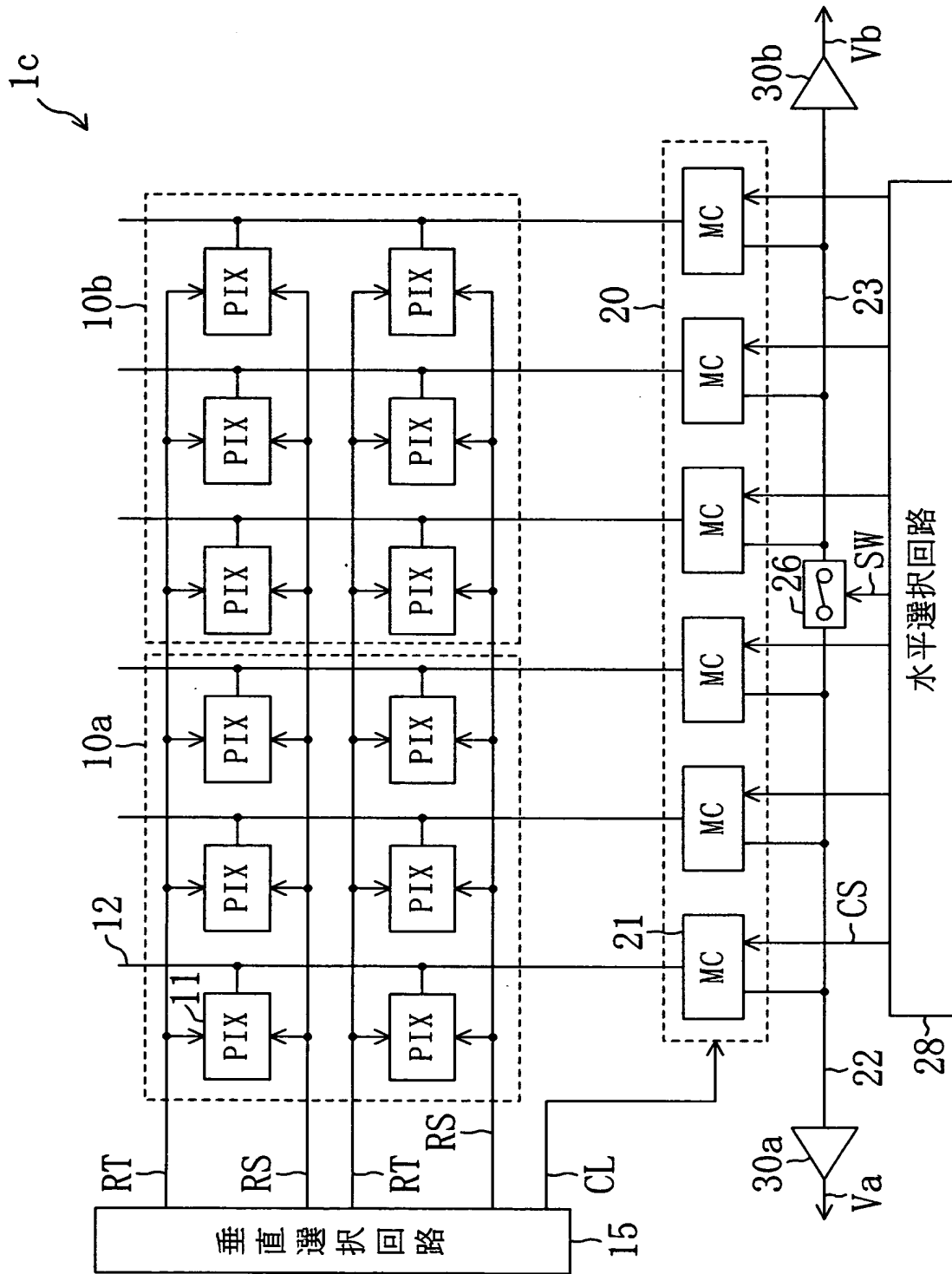
【図 7】



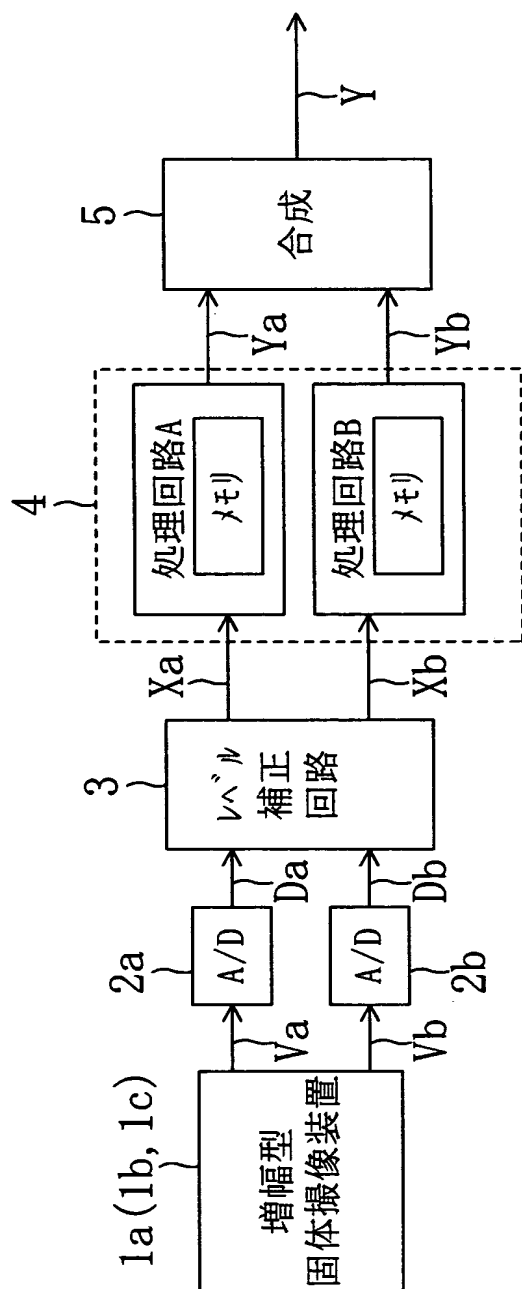
【図 8】



【図9】



【図 1 0】



【書類名】 要約書

【要約】

【課題】 レベル補正に適したアンプ出力が得られる並列出力形式の増幅型固体撮像装置を提供する。

【解決手段】 各々増幅型MOSイメージセンサからなる複数の画素11を2次元配列してなる撮像領域10を、奇数番目の画素列からなるブロックAと、偶数番目の画素列からなるブロックBとに分割し、ブロックA用の水平信号線22及び出力アンプ30aと、ブロックB用の水平信号線23及び出力アンプ30bとを設ける。各垂直信号線12上の信号電圧はラインメモリ20に一時記憶する。通常モードでは、水平方向に互いに隣接する2個の画素11の信号電圧をラインメモリ20から両出力アンプ30a, 30bの各々へ供給する。補正モードではスイッチ24を閉じて両水平信号線22, 23を互いに連結することにより、同一画素の信号電圧を両出力アンプ30a, 30bの各々へ供給する。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 5 8 2 1]

1. 変更年月日 1 9 9 0 年 8 月 2 8 日

[変更理由] 新規登録

住 所 大阪府門真市大字門真 1 0 0 6 番地
氏 名 松下電器産業株式会社